

加算器を用いた subthreshold 回路の設計指針の検討

A study on design policy for subthreshold circuits with adders

更田裕司¹ 橋本昌宜¹ 密山幸男¹ 尾上孝雄¹
Hiroshi Fuketa Masanori Hashimoto Yukio Mitsuyama Takao Onoye

大阪大学大学院情報科学研究科情報システム工学専攻¹
Department of Information Systems Engineering, Osaka University

1 背景・目的

低消費電力の集積回路を実現する手段の一つとして、電源の低電圧化が挙げられる。電源電圧を MOS の閾値電圧よりも低い電圧、いわゆる subthreshold 領域まで低くすることにより、大幅に消費電力の削減を実現した subthreshold 回路設計が注目を集めている [1]。一方で、subthreshold 領域で動作する回路の設計手法は、未だ確立していない。

本稿では、subthreshold 領域で動作する回路の設計指針について、加算器を例に検討を行う。

2 加算器の消費エネルギー

図 1 は、32 ビット Ripple Carry Adder について、1 加算当たりの消費エネルギー（消費電力と 1 加算に要する時間の積）を示したものである。プロセスは 90nm とし、各入力ビットの遷移確率が 50% であるランダムなテストベクトルを 30 サイクル与えて、回路全体で消費されるエネルギー（Total Energy）と、定常状態で消費されるエネルギー（Leakage Energy）をそれぞれ回路シミュレーションから求めた。また、これらの差分から回路のスイッチングによる消費エネルギー（Dynamic Energy）を算出した。

ある電圧を下回ると、消費電力の減少量よりも遅延の増加が顕著となる為、消費エネルギーは極小値をもつ。動作速度に余裕がある条件では、消費エネルギーが最小となる電源電圧での動作が最も効率が良い。

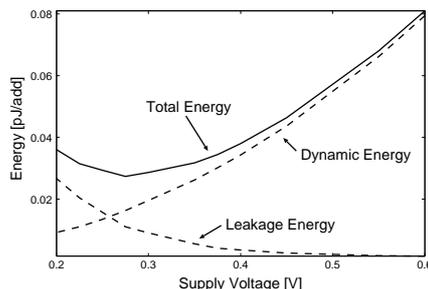


図 1 1 加算当たりの消費エネルギー

3 遅延制約条件と消費エネルギー

動作速度の制約条件が与えられた時の最小エネルギー動作回路の設計指針を検討する。遅延制約を与えて論理合成を行うことにより、高速な回路を生成することができる。一方で、電源電圧を自由に決定できるという条件下では、電源電圧を高くすることにより、要求される動作速度を満たすことも可能である。

そこで、どのように論理合成を行えば最小エネルギー動作が実現できるか実験的に評価を行う。以下の 3 種類の制約条件で加算器の論理合成を行い、前節と同様の入力ベクトルを用いて回路シミュレーションにより消費エネルギーを求めた（図 2）。

- (a) 遅延時間の制約条件なし
- (b) 遅延時間が (a) よりも 20% 程度小さくなる条件
- (c) 遅延時間が最小となる条件 (a) よりも約 30% 高速

なお、(a), (b), (c) の回路の総ゲート幅の比は、“1.0 : 1.2 : 1.7” となった。また、加算器の設計には、[2] を用いて生成した 32 ビット Ripple-block Carry Look-ahead Adder の HDL 記述を使用した。

subthreshold 領域では、電源電圧の変化に対して消費エネルギーの変化が小さくなる一方で、動作速度は大きく変化する。図 2 中で回路 (a), (b), (c) の消費エネルギー曲線は交わることがなく、最も回路面積の小さい (a) の回路が、消費エネルギーも最も小さくなった。したがって、電源電圧を自由に設定できる場合、回路面積を小さく設計し、電源電圧により所望の動作速度を得ることが消費エネルギーの面から効率的である。

また、動作速度の制約条件がない場合も、回路面積を小さく設計することが効率的である。

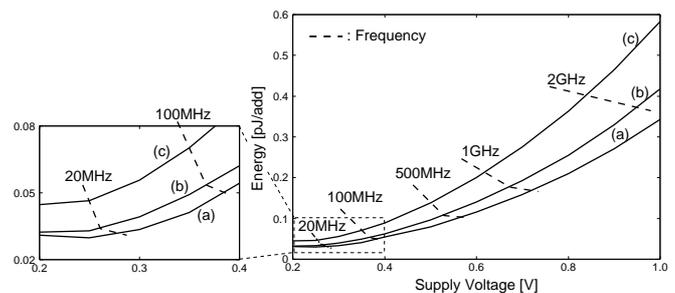


図 2 論理合成条件を変えた際の、電源電圧、1 加算当たりの消費エネルギー、動作速度の関係

4 まとめ

加算器を例として、subthreshold 領域で動作する回路の設計指針の検討を行った。回路面積を小さく設計し、要求動作速度を満たす最低電源電圧を選択することが、低消費エネルギーの回路を設計する上で重要である。

参考文献

- [1] A. Wang, et al., “A 180mV FFT Processor Using Subthreshold Circuit Techniques,” ISSCC, 2004
- [2] Arithmetic Module Generator based on ARITH, <http://www.aoki.ecei.tohoku.ac.jp/arithmetic/mg/index.html>